



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Toshiyuki KASAI

Group Art Unit: 2673

Application No.: 10/642,740

Examiner: Unknown

Filed: August 19, 2003

Docket No.: 116885

For: ELECTRONIC CIRCUIT, ELECTRO-OPTICAL DEVICE, AND ELECTRONIC APPARATUS

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

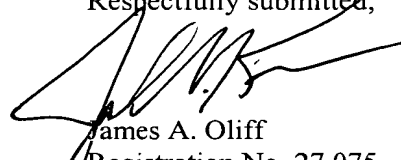
Japanese Patent Application No. 2002-242473 filed August 22, 2003.

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,



James A. Oliff
Registration No. 27,075

John S. Kern
Registration No. 42,719

JAO:JSK/kap

Date: December 1, 2003

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

**DEPOSIT ACCOUNT USE
AUTHORIZATION**
Please grant any extension
necessary for entry;
Charge any fee due to our
Deposit Account No. 15-0461

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 8 月 2 2 日
Date of Application:

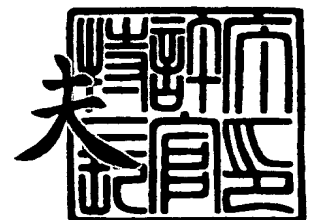
出 願 番 号 特 願 2 0 0 2 - 2 4 2 4 7 3
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 4 2 4 7 3]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 3 年 7 月 2 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 5 8 6 4 2

【書類名】 特許願

【整理番号】 J0091266

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/30

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 河西 利幸

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路、電気光学装置及び電子機器

【特許請求の範囲】

【請求項 1】 基準電圧の値を変圧回路により変化させて複数の電流生成用能動素子の制御用端子に供給し、前記複数の電流生成用能動素子の導通状態を設定し、

信号に基づいて前記複数の電流生成用能動素子を選択し、前記複数の電流生成用能動素子のうち前記信号により選択された電流生成用能動素子を通過する電流を重ね合わせるることにより前記信号に応じた電流レベルを有する電流を生成することを特徴とする電子回路。

【請求項 2】 複数の電流生成用能動素子と、

前記複数の電流生成用能動素子の制御用端子に印加する印加用電圧を、基準電圧を変化させることにより生成する変圧回路と、

前記複数の電流生成用能動素子の各々に直列に接続された選択用トランジスタと、を含み、

信号に基づいて前記選択用トランジスタのうちオン状態が選択された選択用トランジスタと、

前記複数の電流生成用能動素子のうち前記選択された選択用トランジスタと直列に接続された電流生成用能動素子と、を通過する電流を重ね合わせるることにより前記信号に応じた電流レベルを有する電流を生成することを特徴とする電子回路。

【請求項 3】 請求項 1 又は 2 に記載の電子回路において、

前記変圧回路は前記基準電圧の値から所定の値分を減ずる機能または前記基準電圧の値に所定の値分を付加する機能を有する補償用トランジスタを含むことを特徴とする電子回路。

【請求項 4】 請求項 1 乃至 3 の何れか 1 つに記載の電子回路において、

前記複数の電流生成用能動素子の各々は、少なくとも 1 つのトランジスタを含むことを特徴とする電子回路。

【請求項 5】 請求項 1 乃至 4 の何れか 1 つに記載の電子回路において、

前記複数の電流生成用能動素子の各々は互いに並列接続されていることを特徴とする電子回路。

【請求項 6】 請求項 1 乃至 5 の何れか 1 つに記載の電子回路において、
前記複数の電流生成用能動素子の各々は一つの電流生成用トランジスタから成り、前記電流生成用トランジスタは互いに利得係数が異なっていることを特徴とする電子回路。

【請求項 7】 請求項 1 乃至 4 の何れか 1 つに記載の電子回路において、
前記複数の電流生成用能動素子の少なくとも一つの電流生成用能動素子は単位トランジスタの直列接続を含むものであることを特徴とする電子回路。

【請求項 8】 請求項 7 に記載の電子回路において、
前記補償用トランジスタは前記単位トランジスタと略同一の特性を有するトランジスタであることを特徴とする電子回路。

【請求項 9】 請求項 6 乃至 8 の何れか 1 つに記載の電子回路において、
前記電流生成用トランジスタ及び前記補償用トランジスタは、それぞれ隣接位置に形成し、それぞれの閾値電圧がほぼ等しくなるようにしたことを特徴とする電子回路。

【請求項 10】 請求項 1 乃至 9 の何れか 1 つに記載の電子回路において、
前記変圧回路が、前記補償用トランジスタをオンさせるための初期化手段を有することを特徴とする電子回路。

【請求項 11】 請求項 1 乃至 10 の何れか 1 つに記載の電子回路において、
前記変圧回路が、電圧安定化手段を有することを特徴とする電子回路。

【請求項 12】 請求項 11 に記載の電子回路において、
前記電圧安定化手段はコンデンサを含むことを特徴とする電子回路。

【請求項 13】 デジタル輝度階調データを出力する制御回路と、
前記デジタル輝度階調データに基づいてアナログ駆動信号を生成する駆動回路と、

前記アナログ駆動信号に基づいて電気光学素子を駆動させる画素回路と
を備えた電気光学装置において、

前記駆動回路は、

基準電圧の値を変換回路により変化させて複数の電流生成用能動素子の制御用端子に供給し、前記複数の電流生成用能動素子の導通状態を設定し、

前記デジタル輝度階調データに基づいて前記複数の電流生成用能動素子を選択し、前記複数の電流生成用能動素子のうち前記デジタル輝度階調データにより選択された電流生成用能動素子を通して電流を重ね合わせることにより前記デジタル輝度階調データに応じた電流レベルを有するアナログ駆動信号を生成することを特徴とする電気光学装置。

【請求項 14】 デジタル輝度階調データを出力する制御回路と、

前記デジタル輝度階調データに基づいてアナログ駆動信号を生成する駆動回路と、

前記アナログ駆動信号に基づいて電流駆動素子を駆動させる画素回路とを備えた電気光学装置において、

前記駆動回路は、

複数の電流生成用能動素子と、

前記複数の電流生成用能動素子の制御用端子に印加する印加電圧を、基準電圧を変化させることにより生成する変圧回路と、

前記複数の電流生成用能動素子の各々に直列に接続された選択用トランジスタと、を含み、

前記選択用トランジスタのうちオン状態が選択された選択用トランジスタと、

前記複数の電流生成用能動素子のうち前記選択された選択用トランジスタと直列に接続された電流生成用能動素子と、を通して電流を重ね合わせることにより前記デジタル輝度階調データに応じた電流レベルを有する電流を生成することを特徴とする電気光学装置。

【請求項 15】 請求項 13 又は 14 に記載の電気光学装置において、

前記変圧回路は前記基準電圧の値から所定の値分を減ずる機能または前記基準電圧の値に所定の値分を付加する機能を有する補償用トランジスタを含むことを特徴とする電気光学装置。

【請求項 16】 請求項 13 乃至 15 の何れか 1 つに記載の電気光学装置に

において、

前記複数の電流生成用能動素子の各々は、少なくとも1つのトランジスタを含むことを特徴とする電気光学装置。

【請求項17】 請求項13乃至16の何れか1つに記載の電気光学装置において、

前記複数の電流生成用能動素子の各々は互いに並列接続されていることを特徴とする電気光学装置。

【請求項18】 請求項13乃至17の何れか1つに記載の電気光学装置において、

前記複数の電流生成用能動素子の各々は一つの電流生成用トランジスタから成り、前記電流生成用トランジスタは互いに利得係数が異なっていることを特徴とする電気光学装置。

【請求項19】 請求項13乃至18の何れか1つに記載の電気光学装置において、

前記複数の電流生成用能動素子の少なくとも一つの電流生成用能動素子は単位トランジスタの直列接続を含むものであることを特徴とする電気光学装置。

【請求項20】 請求項19に記載の電気光学装置において、

前記補償用トランジスタは前記単位トランジスタと略同一の特性を有するトランジスタであることを特徴とする電気光学装置。

【請求項21】 請求項18乃至20の何れか1つに記載の電気光学装置において、

前記電流生成用トランジスタ及び前記補償用トランジスタは、それぞれ隣接位置に形成し、それぞれの閾値電圧がほぼ等しくなるようにしたことを特徴とする電気光学装置。

【請求項22】 請求項13乃至21の何れか1つに記載の電気光学装置において、

前記変圧回路が、前記補償用トランジスタをオンさせるための初期化手段を有することを特徴とする電気光学装置。

【請求項23】 請求項13乃至22の何れか1つに記載の電気光学装置に

において、

前記変圧回路が、電圧安定化手段を有することを特徴とする電気光学装置。

【請求項 24】 請求項 23 に記載の電気光学装置において、

前記電圧安定化手段はコンデンサを含むことを特徴とする電気光学装置。

【請求項 25】 請求項 13 乃至 24 の何れか 1 つに記載の電気光学装置において、

前記電気光学素子は、EL 素子であることを特徴とする電気光学装置。

【請求項 26】 請求項 25 に記載の電気光学装置において、

前記 EL 素子は、その発光層が有機材料で構成されていることを特徴とする電気光学装置。

【請求項 27】 請求項 1 ～ 12 に記載の電子回路が実装されてなる電子機器。

【請求項 28】 請求項 13 ～ 26 に記載の電気光学装置が実装されてなる電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子回路、電気光学装置及び電子機器に関するものである。

【0002】

【従来の技術】

近年、有機 EL 素子といった電流駆動素子を用いた電気光学装置が注目されている。この種の有機 EL 素子を用いた電気光学装置の駆動方式の一つにアクティブマトリクス駆動方式がある。

【0003】

アクティブマトリクス駆動方式の電気光学装置は、有機 EL 素子を有する複数の画素回路がマトリクス状に配置された表示パネル部を有する。画素回路は、該画素回路に供給される信号に応じて有機 EL 素子の発光輝度の階調を制御する。

【0004】

詳述すると、アクティブマトリクス駆動方式の電気光学装置においては、前記

表示パネル部にデータ線が配設されている。データ線は各画素回路と接続されている。各画素回路はデータ線を介してデータ線駆動回路と接続されている。データ線駆動回路は、表示パネル部に表示を実行させるための画像データを出力するコントローラと接続されている。

【0005】

データ線駆動回路は、前記コントローラから出力された画像データに対応した駆動信号を生成する。そして、データ線駆動回路にて生成された駆動信号は前記データ線を介して各画素回路に供給される。画素回路は、前記駆動信号の電流値に対応した電流を生成し、その生成した電流を有機EL素子に供給することで有機EL素子の発光輝度の階調を制御するようになっている。

【0006】

このように構成されたアクティブマトリクス駆動方式の電気光学装置におけるデータ線駆動回路には、前記コントローラから出力されるデジタル信号である画像データをアナログ電流である駆動信号に変換するデジタル・アナログ変換回路が備えられている。図16は、アクティブマトリクス駆動方式の画素回路を有した電気光学装置のデータ線駆動回路の概略構成図である。データ線駆動回路70は、複数の単一ラインドライバ71と、各単一ラインドライバ71に基準電圧V_{ref}を供給する電圧供給部72とを備えている。単一ラインドライバ71は、データ線74を介して画素回路（図示略）に接続されている。又、各単一ラインドライバ71は、画像データを出力するコントローラ（図示略）と接続されている。

【0007】

電圧供給部72は、各単一ラインドライバ71に対してそれぞれ電圧供給線Qを介して各単一ラインドライバ71の電圧供給端子75とそれぞれ接続されている。尚、各電圧供給端子75に供給される基準電圧V_{ref}はほぼ等しい電圧値を有する直流電圧である。

【0008】

図17は、各単一ラインドライバ71に設けられたデジタル・アナログ変換回路73の回路図である。デジタル・アナログ変換回路73は、6ビットの画像デ

ータに対応したアナログ電流を生成する電流出力型デジタル・アナログ変換回路である。デジタル・アナログ変換回路73は、アナログ出力信号線76a~76f、スイッチングトランジスタ77a~77f、電流供給用トランジスタ78a~78f、及びデジタル入力信号線79a~79fを備えている。

【0009】

アナログ出力信号線76a~76fは、互いに並列に接続され、出力端子81に接続されている。アナログ出力信号線76a~76fは、それぞれ、スイッチングトランジスタ77a~77fに接続されている。又、スイッチングトランジスタ77a~77fは、それぞれ、電流供給用トランジスタ78a~78fに接続されている。

【0010】

スイッチングトランジスタ77a~77fの各ゲートは、デジタル入力信号線79a~79fと接続され、該デジタル入力信号線79a~79fは6ビットの画像データを出力するコントローラ（図示略）と接続されている。

【0011】

電流供給用トランジスタ78a~78fは、その各ゲートが前記電圧供給端子75に接続された電圧供給線80と共有して接続されている。電流供給用トランジスタ78a~78fは、それぞれ所定の電流を出力する定電流源として機能するトランジスタである。電流供給用トランジスタ78a~78fは、順次、その利得係数 β の相対比が1:2:4:8:16:32となるように設定されている。そして、電流供給用トランジスタ78a~78fの閾値電圧がほぼ等しく V_{th} であり、また、それぞれのトランジスタが飽和領域で動作するときに電流 I_o は $I_o = (1/2) \beta (V_{ref} - V_{th})^2$ となる。ここで、 β はトランジスタの利得係数であり、 $\beta = (\mu C W / L)$ で定義される。 μ はキャリアの移動度、 C はゲート容量、 W はチャネル幅、 L はチャネル長である。また、 V_{ref} は前記電圧供給端子75に供給される基準電圧である。各電流供給用トランジスタ78a~78fの閾値電圧 V_{th} は、例えば、その電流供給用トランジスタ78a~78fを隣接位置に配置形成することによって、トランジスタ78a~78fの閾値電圧間の無視できる程度まで押さえ込むことが可能である。この場合、

各トランジスタ 78 a ~ 78 f を流れる電流 I_o は利得係数 β に比例した値の電流が流れることとなる。つまり、電流供給用トランジスタ 78 a ~ 78 f から出力される電流の相対比はそれぞれ 1 : 2 : 4 : 8 : 16 : 32 となる。

【0012】

電流供給用トランジスタ 78 a ~ 78 f のオン・オフ制御は、前記コントローラから出力される 6 ビットの画像データに基づいて行われる。6 ビットの画像データの最下位ビットは、利得係数 β が最も小さな（即ち β の相対値が 1 の）第 1 の電流供給用トランジスタ 77 a に供給され、最上位ビットは、利得係数 β が最も大きな（即ち β の相対値が 32 の）第 6 の電流供給用トランジスタ 77 f に供給される。

【0013】

そして、コントローラから出力される画像データに対応してスイッチングトランジスタ 77 a ~ 77 f が適宜選択されてオン・オフ制御される。その結果、出力端子 81 には電流供給用トランジスタ 78 a ~ 78 f から出力される各電流が合成されたアナログ出力電流 I_m が駆動信号として出力される。そして、画素回路は前記出力端子 81 と接続したデータ線 74 を介してデータ線駆動回路 70 にて生成された駆動信号のアナログ出力電流 I_m に応じて有機 EL 素子の発光輝度の階調を制御するようになっている。

【0014】

【発明が解決しようとする課題】

しかしながら、デジタル・アナログ変換回路 73 は、単一ラインドライバ 71 毎にその形成位置が異なるために、特に、形成位置が大きく離れた単一ラインドライバ間においては、それぞれに含まれる電流供給用トランジスタ 78 a ~ 78 f の閾値電圧 V_{th} が製造誤差のために大きく異なってしまうことがある。つまり、単一ラインドライバ 71 毎に閾値電圧 V_{th} のばらつきが発生することになる。一方、各単一ラインドライバ 71 の電圧供給端子 75 に供給される基準電圧 75 は、前記したように、単一ラインドライバ 71 の形成位置に関係なくほぼ等しい値である。従って、各単一ラインドライバ 71 から出力される駆動信号のアナログ出力電流 I_m は、同一の画像データに基づいたものであっても、単一ライ

ンドライバ71毎に異なる。その結果、画素回路毎にその有機EL素子の輝度階調の特性が変化してしまうため、電気光学装置の表示品位が良くないものとなる。

【0015】

本発明は上記問題点を解消するためになされたものであって、その目的は、各電流生成用トランジスタの閾値電圧のばらつきを抑えることで所定のアナログ電流を精度良く供給することができる電子回路、電気光学装置及び電子機器を提供することにある。

【0016】

【課題を解決するための手段】

本発明における電子回路は、基準電圧の値を変圧回路により変化させて複数の電流生成用能動素子の制御用端子に供給し、前記複数の電流生成用能動素子の導通状態を設定し、信号に基づいて前記複数の電流生成用能動素子を選択し、前記複数の電流生成用能動素子のうち前記信号により選択された電流生成用能動素子を通して電流を重ね合わせるにより前記信号に応じた電流レベルを有する電流を生成する。

【0017】

これによれば、電流生成用能動素子から出力される電流を信号に応じて精度良く制御することができる。

本発明における電子回路は、複数の電流生成用能動素子と、前記複数の電流生成用能動素子の制御用端子に印加する印加用電圧を、基準電圧を変化させることにより生成する変圧回路と、前記複数の電流生成用能動素子の各々に直列に接続された選択用トランジスタと、を含み、前記選択用トランジスタのうちオン状態が選択された選択用トランジスタと、前記複数の電流生成用能動素子のうち前記選択された選択用トランジスタと直列に接続された電流生成用能動素子と、を通して電流を重ね合わせるにより前記信号に応じた電流レベルを有する電流を生成する。

【0018】

これによれば、電流生成用能動素子から出力される電流を信号に応じて精度良

く制御することができる。

この電子回路において、前記変圧回路は前記基準電圧の値から所定の値分を減ずる機能または前記基準電圧の値に所定の値分を付加する機能を有する補償用トランジスタを含む。

【0019】

これによれば、電流生成用能動素子に印加する印加用電圧を制御することができる。

この電子回路において、前記複数の電流生成用能動素子の各々は、少なくとも1つのトランジスタを含む。

【0020】

これによれば、電流生成用能動素子の閾値電圧を補償することで、信号に応じた電流を精度良く出力することができる電子回路を容易に構成することができる。

【0021】

この電子回路において、前記複数の電流生成用能動素子の各々は互いに並列接続されている。

これによれば、利得係数が異なる電流生成用能動素子を容易に形成することができる。

【0022】

この電子回路において、前記複数の電流生成用能動素子の各々は一つの電流生成用トランジスタから成り、前記電流生成用トランジスタは互いに利得係数が異なっている。

【0023】

これによれば、電流生成用能動素子の素子数を削減することができる。

この電子回路において、前記複数の電流生成用能動素子の少なくとも一つの電流生成用能動素子は単位トランジスタの直列接続を含む。

【0024】

これによれば、利得係数が異なる電流生成用能動素子を容易に形成することができる。

この電子回路において、前記補償用トランジスタは前記単位トランジスタと略同一の特性を有するトランジスタである。

【0025】

これによれば、単位トランジスタの閾値電圧を補償することができる。

この電子回路において、前記定電流生成用トランジスタ及び前記補償用トランジスタは、それぞれ隣接位置に形成し、それぞれの閾値電圧がほぼ等しくなるようにした。

【0026】

これによれば、単位トランジスタの閾値電圧を補償することができる。

この電子回路において、前記変圧回路が、前記補償用トランジスタをオンさせるための初期化手段を有する。

【0027】

これによれば、変圧回路を適宜制御することができる。

この電子回路において、前記変圧回路が、電圧安定化手段を有する。

これによれば、各定電流生成用トランジスタの閾値電圧分の電圧を安定して前記定電流生成用トランジスタに供給することができるため、定電流生成用トランジスタを精度良く制御することができる。

【0028】

この電子回路において、前記電圧安定化手段はコンデンサを含む。

これによれば、前記電圧安定化手段を容易に構成することができる。

本発明の電気光学装置は、デジタル輝度階調データを出力する制御回路と、前記デジタル輝度階調データに基づいてアナログ駆動信号を生成する駆動回路と、前記アナログ駆動信号に基づいて電気光学素子を駆動させる画素回路とを備えた電気光学装置において、前記駆動回路は、基準電圧の値を変換回路により変化させて複数の電流生成用能動素子の制御用端子に供給し、前記複数の電流生成用能動素子の導通状態を設定し、前記デジタル輝度階調データに基づいて前記複数の電流生成用能動素子を選択し、前記複数の電流生成用能動素子のうち前記デジタル輝度階調データにより選択された電流生成用能動素子を通過する電流を重ね合わせるにより前記デジタル輝度階調データに応じた電流レベルを有するアナ

ログ駆動信号を生成する。

【0029】

これによれば、電流生成用能動素子から出力される電流をデジタル輝度階調データに応じて精度良く制御することができる。

本発明の電気光学装置は、デジタル輝度階調データを出力する制御回路と、前記デジタル輝度階調データに基づいてアナログ駆動信号を生成する駆動回路と、前記アナログ駆動信号に基づいて電流駆動素子を駆動させる画素回路とを備えた電気光学装置において、前記駆動回路は、複数の電流生成用能動素子と、前記複数の電流生成用能動素子の制御用端子に印加する印加用電圧を、基準電圧を変化させることにより生成する変圧回路と、前記複数の電流生成用能動素子の各々に直列に接続された選択用トランジスタと、を含み、前記選択用トランジスタのうちオン状態が選択された選択用トランジスタと、前記複数の電流生成用能動素子のうち前記選択された選択用トランジスタと直列に接続された電流生成用能動素子と、を通過する電流を重ね合わせることにより前記信号に応じた電流レベルを有する電流を生成する。

【0030】

これによれば、電流生成用能動素子から出力される電流をデジタル輝度階調データに応じて精度良く制御することができる。

この電気光学装置において、前記変圧回路は前記基準電圧の値から所定の値分を減ずる機能または前記基準電圧の値に所定の値分を付加する機能を有する補償用トランジスタを含む。

【0031】

これによれば、電流生成用能動素子に印加する印加用電圧を制御することができる。

この電気光学装置において、前記複数の電流生成用能動素子の各々は、少なくとも1つのトランジスタを含む。

【0032】

これによれば、利得係数が異なる電流生成用能動素子を容易に形成することができる。

この電気光学装置において、前記複数の電流生成用能動素子の各々は互いに並列接続されている。

【0033】

これによれば、利得係数が異なる電流生成用能動素子を容易に形成することができる。

この電気光学装置において、前記複数の電流生成用能動素子の各々は一つの電流生成用トランジスタから成り、前記電流生成用トランジスタは互いに利得係数が異なっている。

【0034】

これによれば、電流生成用能動素子の素子数を削減することができる。

この電気光学装置において、前記複数の電流生成用能動素子の少なくとも一つの電流生成用能動素子は単位トランジスタの直列接続を含む。

【0035】

これによれば、利得係数が異なる電流生成用能動素子を容易に形成することができる。

この電気光学装置において、前記補償用トランジスタは前記単位トランジスタと略同一の特性を有するトランジスタである。

【0036】

これによれば、単位トランジスタの閾値電圧を補償することができる。

この電気光学装置において、前記定電流生成用トランジスタ及び前記補償用トランジスタは、それぞれ隣接位置に形成し、それぞれの閾値電圧がほぼ等しくなるようにした。

【0037】

これによれば、単位トランジスタの閾値電圧を補償することができる。

この電気光学装置において、前記変圧回路が、前記補償用トランジスタをオンさせるための初期化手段を有する。

【0038】

これによれば、変圧回路を適宜制御することができる。

この電気光学装置において、前記変圧回路が、電圧安定化手段を有する。

これによれば、各定電流生成用トランジスタの閾値電圧分の電圧を安定して前記定電流生成用トランジスタに供給することができるため、定電流生成用トランジスタを精度良く制御することができる。

【0039】

この電気光学装置において、前記電圧安定化手段はコンデンサを含む。

これによれば、前記電圧安定化手段を容易に構成することができる。

この電気光学装置において、前記電気光学素子は、EL素子である。

【0040】

これによれば、デジタル輝度階調データに応じてEL素子の輝度を精度良く制御することができる。

この電気光学装置において、前記EL素子は、その発光層が有機材料で構成されている。

【0041】

これによれば、デジタル輝度階調データに応じて有機EL素子の輝度を精度良く制御することができる。

本発明の電子機器は請求項1～12に記載の電子回路が実装されている。

【0042】

これによれば、輝度階調が優れた表示ユニットを有した電子機器を提供することができる。

本発明の電子機器は、請求項13～26に記載の電気光学装置が実装されている。

【0043】

これによれば、表示品位が優れた表示ユニットを有した電子機器を提供することができる。

【0044】

【発明の実施の形態】

（第1実施形態）

以下、本発明を具体化した第1実施形態を図1～3に従って説明する。図1は、電気光学装置としての有機ELディスプレイ10の回路構成を示すブロック回

路図である。図2は、表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。図3は、単一ラインドライバの内部回路構成を示す回路図である。

【0045】

有機ELディスプレイ10は、制御回路としてのコントローラ11、表示パネル部12、走査線駆動回路13及びデータ線駆動回路14を備えている。尚、本実施形態における有機ELディスプレイ10は、アクティブマトリクス駆動方式の有機ELディスプレイである。

【0046】

有機ELディスプレイ10のコントローラ11、走査線駆動回路13及びデータ線駆動回路14は、それぞれが独立した電子部品によって構成されていてもよい。例えば、コントローラ11、走査線駆動回路13及びデータ線駆動回路14が、各々1チップの半導体集積回路装置によって構成されていてもよい。又、コントローラ11、走査線駆動回路13及びデータ線駆動回路14の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

【0047】

コントローラ11は、走査線駆動回路13及びデータ線駆動回路14を介して表示パネル部12と電気的に接続されている。コントローラ11は、走査線駆動回路13に走査信号を出力するとともに、データ線駆動回路14にデジタル輝度階調データとしての画像データをそれぞれ出力する。尚、本実施形態では、画像データは6ビットのデジタル信号である。

【0048】

表示パネル部12は、図2に示すように、その発光部が有機材料で構成された電流光学素子としての有機EL素子16を有する複数の画素回路15がマトリクス状に配置された構造を有している。

【0049】

画素回路15は、その行方向に伸びる複数の走査線 Y_n ($n=1\sim N$; n は整数)を介して走査線駆動回路13に接続されている。又、各画素回路15は、そ

の列方向に伸びる複数のデータ線 X_m ($m = 1 \sim M$; m は整数) を介してデータ線駆動回路 14 に接続されている。

【0050】

画素回路 15 は、前記データ線駆動回路 14 から出力されるアナログ駆動信号としてのアナログ出力電流 I_m に応じて有機 EL 素子 16 の輝度階調を制御する。詳述すると、画素回路 15 は、前記アナログ出力電流 I_m に対応する電流を生成する生成回路 (図示略) が設けられている。前記各生成回路は、データ線 X_m と接続され、データ線駆動回路 14 から出力されたアナログ出力電流 I_m に対応した電流を有機 EL 素子 16 に供給する回路である。そして、有機 EL 素子 16 は、そのアナログ出力電流 I_m に応じて輝度階調が制御される。

【0051】

走査線駆動回路 13 は、コントローラ 11 から出力された走査制御信号に基づいて、表示パネル部 12 に設けられた複数の走査線 Y_n のうち、1本の走査線を選択し、その選択された走査線に走査線信号を出力する。

【0052】

データ線駆動回路 14 は、図 2 に示すように、複数の単一ラインドライバ 20 と電源供給部 21 とを備えている。各単一ラインドライバ 20 は、それぞれの電源線 22 を介して電源供給部 21 と接続されている。

【0053】

単一ラインドライバ 20 は、図 3 に示すように、電子回路としての 6 ビットの電流出力型デジタル・アナログ変換回路 25 を備えている。前記電流出力型デジタル・アナログ変換回路 25 は、デジタル・アナログ変換部 30 と補償回路部 40 とから構成されている。デジタル・アナログ変換部 30 は、アナログ出力信号線 31a ~ 31f、選択用トランジスタとしての第 1 ~ 6 スイッチングトランジスタ 32a ~ 32f、電流生成用能動素子としての第 1 ~ 6 電流供給用トランジスタ 33a ~ 33f 及び第 1 ~ 6 デジタル入力信号線 34a ~ 34f を備えている。

【0054】

アナログ出力信号線 31a ~ 31f は互いに並列に配列され、アナログ出力端

子Pに接続されている。アナログ出力端子Pは、前記データ線X_mと接続されている。アナログ出力信号線31a～31fは、それぞれ、第1～6スイッチングトランジスタ32a～32fの各ドレインに対応して接続されている。

【0055】

第1～6スイッチングトランジスタ32a～32fは、その各ソースが第1～6電流供給用トランジスタ33a～33fの各ドレインに対応して接続されている。又、第1～6スイッチングトランジスタ32a～32hは、それぞれその各ゲートに第1～6デジタル入力信号線34a～34fが対応して接続されている。第1～6デジタル入力信号線34a～34fはコントローラ11に接続されている。

【0056】

第1～6電流供給用トランジスタ33a～33fは、その各々が1個のトランジスタであって、その各制御用端子としての各ゲートが電圧供給線35に共有して接続されている。電圧供給線35は、変圧回路としての補償回路部40の出力ポートP_oと接続されている。第1～6電流供給用トランジスタ33a～33fは、それぞれ、所定の電流を出力する定電流源として機能するトランジスタであって、全てnチャネルFETである。

【0057】

詳述すると、電流供給用トランジスタ33a～33fの閾値電圧がほぼ等しくV_{th}であり、また、それぞれのトランジスタ33a～33fが飽和領域で動作するとき流れる電流I_n (n=a, b, ..., f) は以下ようになる。

【0058】

$$I_n = (1/2) \beta_n (V_o - V_{thn})^2$$

ここで、 β_n (n=a, b, ..., f) は第1～6電流供給用トランジスタ33a～33fのそれぞれの利得係数である。本実施形態では、各電流供給用トランジスタ33a～33fの利得係数 $\beta_a \sim \beta_f$ の相対比は、それぞれ、1:2:4:8:16:32となるように設定されている。

【0059】

V_oは、各電流供給用トランジスタ33a～33fの各ゲートに印加される印

加用電圧としての駆動電圧である。電流供給用トランジスタ 33a～33f は、駆動電圧 V_o が印加されることでそれぞれの導通状態がオン状態に設定される。前記デジタル・アナログ変換回路 25 は 1 チップ上に形成されたものであって、例えば、電流供給用トランジスタ 33a～33f を互いに隣接位置に配置形成することによって、各電流供給用トランジスタ 33a～33f の閾値電圧 V_{thn} のばらつきを無視することができる程度まで押さえ込むことが可能である。この場合、各閾値電圧 V_{thn} は、電流供給用トランジスタ 33a～33f に関係なくほぼ等しい値となる。尚、本実施形態では、各閾値電圧 V_{thn} を V_{th1} で示すこととする。

【0060】

すると、第 1～6 電流供給用トランジスタ 33a～33f からそれぞれ出力される電流 I_n ($n=a, b, \dots, f$) は、以下の関係になる。

$$I_n = (1/2) \beta_n (V_o - V_{th1})^2$$

第 1～6 スイッチングトランジスタ 32a～32f のオン・オフ制御は、コントローラ 11 から出力される 6 ビットの画像データによって行われる。6 ビットの画像データの最下位ビットは第 1 デジタル入力信号線 34a を介して利得係数が最も小さな（即ち β の相対値が 1 の）第 1 スイッチングトランジスタ 32a に出力されるようになっている。又、6 ビットの画像データの最上位ビットは第 6 デジタル入力信号線 34f を介して利得係数が最も大きな（即ち β の相対値が 32 の）第 6 スイッチングトランジスタ 32f に出力されるようになっている。

【0061】

従って、デジタル・アナログ変換部 30 は、コントローラ 11 から出力される画像データに対応したアナログ出力電流 I_m を有する駆動信号をアナログ出力端子 P から出力する。そして、アナログ出力端子 P から出力されたアナログ出力電流 I_m は、データ線 X_m を介して前記画素回路 15 に供給される。

【0062】

補償回路部 40 は、図 3 に示すように、補償用トランジスタとしての昇圧用トランジスタ T_c 、スイッチ S 及び電圧安定化手段としてのコンデンサ C から構成されている。昇圧用トランジスタ T_c は、n チャネル FET であって、前記第 1

～6 電流供給用トランジスタ 33a～33f に隣接位置に配置形成されている。昇圧用トランジスタ Tc のソースは、前記電源線 22 と接続された入力ポート P_i に接続され、電源供給部 21 から供給された基準電圧 V_{ref} が印加されるようになっている。

【0063】

昇圧用トランジスタ Tc のドレインは、そのゲートと接続されている。昇圧用トランジスタ Tc のドレインは、出力ポート P_o を介して前記第 1～6 電流供給用トランジスタ 33a～33f のゲートと共有して接続された電圧供給線 35 と接続されている。又、昇圧用トランジスタ Tc のドレインと出力ポート P_o との間には、コンデンサ C が接地に対して並列に接続している。このコンデンサ C は、昇圧用トランジスタ Tc によって昇圧された駆動電圧 V_o を出力ポート P_o に安定して供給させるための電圧安定化手段として機能するコンデンサであり、原理上の必須要素ではない。

【0064】

昇圧用トランジスタ Tc のゲートは、スイッチ S を介して初期セット電源 V_{dd} に接続されている。ここで、スイッチ S 及び初期セット電源 V_{dd} は初期化手段として機能し、昇圧用トランジスタ Tc の閾値電圧が V_{thc} のときに、昇圧用トランジスタ Tc をオンさせるため、 $V_{dd} \geq V_{ref} + V_{thc}$ に設定する。スイッチ S の初期状態はオフ状態である。スイッチ S は、所定のタイミングで、一定期間オン状態になることで、昇圧用トランジスタ Tc のオン制御を行うようになっている。

【0065】

このように構成された補償回路部 40 において、電源供給部 21 から電源線 22 を介して入力ポート P_i に基準電圧 V_{ref} が供給されるとともに、前記スイッチ S がオン状態となると、昇圧用トランジスタ Tc がオン状態となる。そして、昇圧用トランジスタ Tc のドレインには、入力ポート P_i を介して供給された基準電圧 V_{ref} に加えて昇圧用トランジスタ Tc の閾値電圧 V_{thc} 分昇圧された駆動電圧 V_o が発生する。つまり、昇圧用トランジスタ Tc のドレインに発生する駆動電圧 V_o は $V_o = V_{ref} + V_{thc}$ で表される。この駆動電圧 V_o

は、コンデンサCを介して出力ポートP_oに出力される。そして、電流供給用トランジスタ33a～33fのそれぞれに流れる電流I_nは、次式のようにになる。

【0066】

$$I_n = (1/2) \beta_n (V_o - V_{th1})^2 = (1/2) \beta_n (V_{ref} + V_{thc} - V_{th1})^2$$

ここで、前記昇圧用トランジスタT_cを第1～6電流供給用トランジスタ33a～33fの隣接位置に配置形成するなどして、昇圧用トランジスタT_cの閾値電圧V_{thc}が第1～6電流供給用トランジスタ33a～33fの閾値電圧V_{th1}とほぼ等しい値となるように制御しておく。これにより、V_{thc}=V_{th1}となる。この結果、電流供給用トランジスタ33a～33fのそれぞれに流れる電流I_nは次式のようにになる。

【0067】

$$I_n = (1/2) \beta_n (V_{ref})^2 \text{ となる。}$$

このことより、第1～6電流供給用トランジスタ33a～33fを流れる電流I_nは、その各閾値電圧V_{th1}に依存しないことになる。その結果、各単一ラインドライバ20から出力されるアナログ出力電流I_mは、同一の画像データに基づいたものであっても、各単一ラインドライバ20の形成位置によって異なることはない。つまり、画素回路15毎にその有機EL素子16の輝度階調の特性が変化することはない。その結果、表示品位が良い電気光学装置及び電子機器を提供することができる。

【0068】

上記実施形態の電子回路及び電気光学装置によれば、以下のような特徴を得ることができる。

(1) 本実施形態では、各単一ラインドライバ20において、第1～6電流供給用トランジスタ33a～33fの閾値電圧V_{th1}を昇圧する昇圧用トランジスタT_cを備えた補償回路部40を同電流供給用トランジスタ33a～33fのゲートに接続した。このようにすることによって、電流供給用トランジスタ33a～33fの各ゲートに印加される駆動電圧V_oは基準電圧V_{ref}となる。従って、電流供給用トランジスタ33a～33fを流れる電流I_nは、その各閾値

電圧 V_{th} に依存しない。その結果、画素回路 15 毎にその有機 EL 素子 16 の輝度階調の特性が変化することはない。従って、表示品位が良い電気光学装置及び電子機器を提供することができる。

【0069】

(2) 本実施形態では、各単一ラインドライバ 20 において、第 1～6 電流供給用トランジスタ 33a～33f の隣接位置に昇圧用トランジスタ T_c を配置形成した。従って、第 1～6 電流供給用トランジスタ 33a～33f の閾値電圧 V_{th} とほぼ等しい値を有する電圧を昇圧する昇圧用トランジスタ T_c を容易に形成することができる。

【0070】

(3) 本実施形態では、昇圧用トランジスタ T_c のドレインと出力ポート P_o との間にコンデンサ C を接地に対して並列して接続した。従って、昇圧用トランジスタ T_c によって昇圧された駆動電圧 V_o を第 1～6 電流供給用トランジスタ 33a～33f のゲートに安定して供給することができる。その結果、表示品位をより良くすることができる。

(第 2 実施形態)

次に、第 1 実施形態で説明した電気光学装置としての有機 EL ディスプレイ 10 の電子機器の適用について図 4 及び図 5 に従って説明する。有機 EL ディスプレイ 10 は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0071】

図 4 は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図 4 において、パーソナルコンピュータ 50 は、キーボード 51 を備え本体部 52 と、前記有機 EL ディスプレイ 10 を用いた表示ユニット 53 を備えている。この場合でも、有機 EL ディスプレイ 10 を用いた表示ユニット 53 は前記実施形態と同様な効果を発揮する。この結果、輝度階調が優れた表示ユニット 53 を有したモバイル型パーソナルコンピュータ 50 を提供することができる。

【0072】

図 5 は、携帯電話の構成を示す斜視図を示す。図 5 において、携帯電話 60 は

、複数の操作ボタン 61、受話口 62、送話口 63、前記有機 EL ディスプレイ 10 を用いた表示ユニット 64 を備えている。この場合でも、有機 EL ディスプレイ 10 を用いた表示ユニット 64 は前記実施形態と同様な効果を発揮する。この結果、輝度階調が優れた表示ユニット 64 を有した携帯電話 60 を提供することができる。

【0073】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○上記実施形態では、各電流生成用能動素子を 1 個の電流供給用トランジスタ 33a～33f で構成した。これを、利得係数 β 及び閾値電圧がほぼ等しい複数の単位トランジスタ Q_p を互いに並列接続することで 1 個の電流生成用能動素子を構成するようにしてもよい。そして、このとき、前記複数の単位トランジスタで構成された電流生成用能動素子の利得係数の比が 1 : 2 : 4 : 8 : 16 : 32 となるようにする。更に、前記単位トランジスタ Q_p で昇圧用トランジスタ T_c を構成するようにする。

【0074】

たとえば、上記第 1 実施形態における第 2 電流供給用トランジスタ 33b に対応する電流生成用能動素子 33bA を、図 6 に示すように、2 個の単位トランジスタ Q_p を並列接続することで構成する。同様に、第 3 電流供給用トランジスタ 33c に対応する電流生成用能動素子 33cA を、図 7 に示すように、4 個の前記単位トランジスタ Q_p をそれぞれ並列接続することで構成する。同様に、第 4 電流供給用トランジスタ 33d に対応する電流生成用能動素子 33dA を、図 8 に示すように、8 個の前記トランジスタ Q_p をそれぞれ並列接続することで構成する。同様に、第 5 電流供給用トランジスタ 33e に対応する電流生成用能動素子 33eA を、図 9 に示すように、16 個の前記トランジスタ Q_p をそれぞれ並列接続することで構成する。同様に、第 6 電流供給用トランジスタ 33f に対応する電流生成用能動素子 33fA を、図 10 に示すように、32 個の前記トランジスタ Q_p をそれぞれ並列接続することで構成する。このように各電流生成用能動素子 33bA～33fA を構成することで、各電流生成用能動素子 33bA～

33eAの利得係数の比を1:2:4:8:16:32に設定することができる。

【0075】

そして、前記した電流生成用能動素子33bA～33fAをそれぞれ互いに接続するとともに、前記単位トランジスタQpで昇圧用トランジスタTcを構成する。従って、昇圧用トランジスタTcを容易に構成することができる。

【0076】

○上記実施形態では、各電流生成用能動素子を1個の電流供給用トランジスタ33a～33fで構成した。これを、利得係数 β 及び閾値電圧がほぼ等しい複数の単位トランジスタQsを互いに直列接続することで1個の電流生成用能動素子を構成するようにしてもよい。そして、このとき、前記複数の単位トランジスタで構成された電流生成用能動素子の利得係数の比が1:2:4:8:16:32となるようにする。更に、前記単位トランジスタQsで昇圧用トランジスタTcを構成するようにする。

【0077】

たとえば、上記第1実施形態における第1電流供給用トランジスタ33aに対応する電流生成用能動素子33aBを、図11に示すように、32個の単位トランジスタQsをそれぞれ直列接続することで構成する。同様に、第2電流供給用トランジスタ33bに対応する電流生成用能動素子33bBを、図12に示すように、16個の前記単位トランジスタQsをそれぞれ直列接続することで構成する。同様に、第3電流供給用トランジスタ33cに対応する電流生成用能動素子33cBを、図13に示すように、8個の前記単位トランジスタQsをそれぞれ直列接続することで構成する。同様に、第4電流供給用トランジスタ33dに対応する電流生成用能動素子33dBを、図14に示すように、4個の前記単位トランジスタQsをそれぞれ互いに直列接続することで構成する。同様に、第5電流供給用トランジスタ33eに対応する電流生成用能動素子33eBを、図15に示すように、2個の前記トランジスタQsをそれぞれ直列接続することで構成する。このように各電流生成用能動素子33aB～33eBを構成することで、各電流生成用能動素子33aB～33eBの利得係数の比を1:2:4:8:1

6:32に設定することができる。

【0078】

そして、前記した電流生成用能動素子33bA～33fAをそれぞれ互いに接続するとともに、昇圧用トランジスタTcを前記単位トランジスタQpで構成する。従って、昇圧用トランジスタTcを容易に構成することができる。

【0079】

○上記実施形態では、補償回路部40にてコンデンサCを接続したが、このコンデンサCを接続しない補償回路を使用してもよい。このようにすることによって、補償回路部40の回路構成を簡単にすることができるため、補償回路部40を作製するコストを低減させることができる。

【0080】

○上記実施形態では、第1～6電流供給用トランジスタ33a～33fは、全てnチャネルFETであったが、これに限定されるものではなく、pチャネルFETであってもよい。このとき、昇圧用トランジスタTcは、基準電圧Vrefから第1～6電流供給用トランジスタ33a～33fの閾値電圧Vthn (n=a, b, ..., f) 分の電圧を減した電圧値を駆動電圧Voとして出力するようにする。このようにすることで、上記実施形態と同様な効果を得ることができる。

【0081】

○上記実施形態では、電流駆動素子として有機EL素子16を用いたが、これを他の電流駆動素子に適応してもよい。例えば、LEDやFED等の発光素子のような電流駆動素子に適応してもよい。

【0082】

○上記実施形態では、電気光学装置として、有機EL素子16を有する画素回路15を用いた有機ELディスプレイ10に適応したが、これを、発光層が無機材料で構成された無機EL素子を有する画素回路を用いたディスプレイに適応してもよい。

【図面の簡単な説明】

【図1】

本実施形態の有機ELディスプレイの回路構成を示すブロック回路図である。

【図 2】

表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。

【図 3】

単一ラインドライバの内部回路構成を示すブロック図である。

【図 4】

第2実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【図 5】

第2実施形態を説明するための携帯電話の構成を示す斜視図である。

【図 6】

別例に記載の単位トランジスタ Q_p を並列接続することで構成した第2電流供給用トランジスタ 33b の回路構成図である。

【図 7】

別例に記載の単位トランジスタ Q_p を並列接続することで構成した第3電流供給用トランジスタ 33c の回路構成図である。

【図 8】

別例に記載の単位トランジスタ Q_p を並列接続することで構成した第4電流供給用トランジスタ 33d の回路構成図である。

【図 9】

別例に記載の単位トランジスタ Q_p を並列接続することで構成した第5電流供給用トランジスタ 33e の回路構成図である。

【図 10】

別例に記載の単位トランジスタ Q_p を並列接続することで構成した第6電流供給用トランジスタ 33f の回路構成図である。

【図 11】

別例に記載の単位トランジスタ Q_s を直列接続することで構成した第1電流供給用トランジスタ 33a の回路構成図である。

【図 1 2】

別例に記載の単位トランジスタ Q_s を直列接続することで構成した第 2 電流供給用トランジスタ 33b の回路構成図である。

【図 1 3】

別例に記載の単位トランジスタ Q_s を直列接続することで構成した第 3 電流供給用トランジスタ 33c の回路構成図である。

【図 1 4】

別例に記載の単位トランジスタ Q_s を直列接続することで構成した第 4 電流供給用トランジスタ 33d の回路構成図である。

【図 1 5】

別例に記載の単位トランジスタ Q_s を直列接続することで構成した第 5 電流供給用トランジスタ 33e の回路構成図である。

【図 1 6】

従来の電気光学装置で使用されるデータ線駆動回路の構造を説明するための回路構成図である。

【図 1 7】

従来の電気光学装置で使用されるデジタル・アナログ変換回路の回路図である。

【符号の説明】

- C 電圧安定化手段としてのコンデンサ
- I_m アナログ駆動信号としてのアナログ出力電流
- S 初期化手段としてのスイッチ
- T_c 補償用トランジスタとしての昇圧用トランジスタ
- V_o 印加用電圧としての駆動電圧
- V_{ref} 基準電圧
- 10 電気光学装置としての有機 EL ディスプレイ
- 11 制御回路としてのコントローラ
- 15 画素回路
- 16 電気光学素子

2 5 電子回路及び駆動回路としての電流出力型デジタル・アナログ変換回路

3 1 a ~ 3 1 f 選択用トランジスタとしての第 1 スイッチングトランジスタ

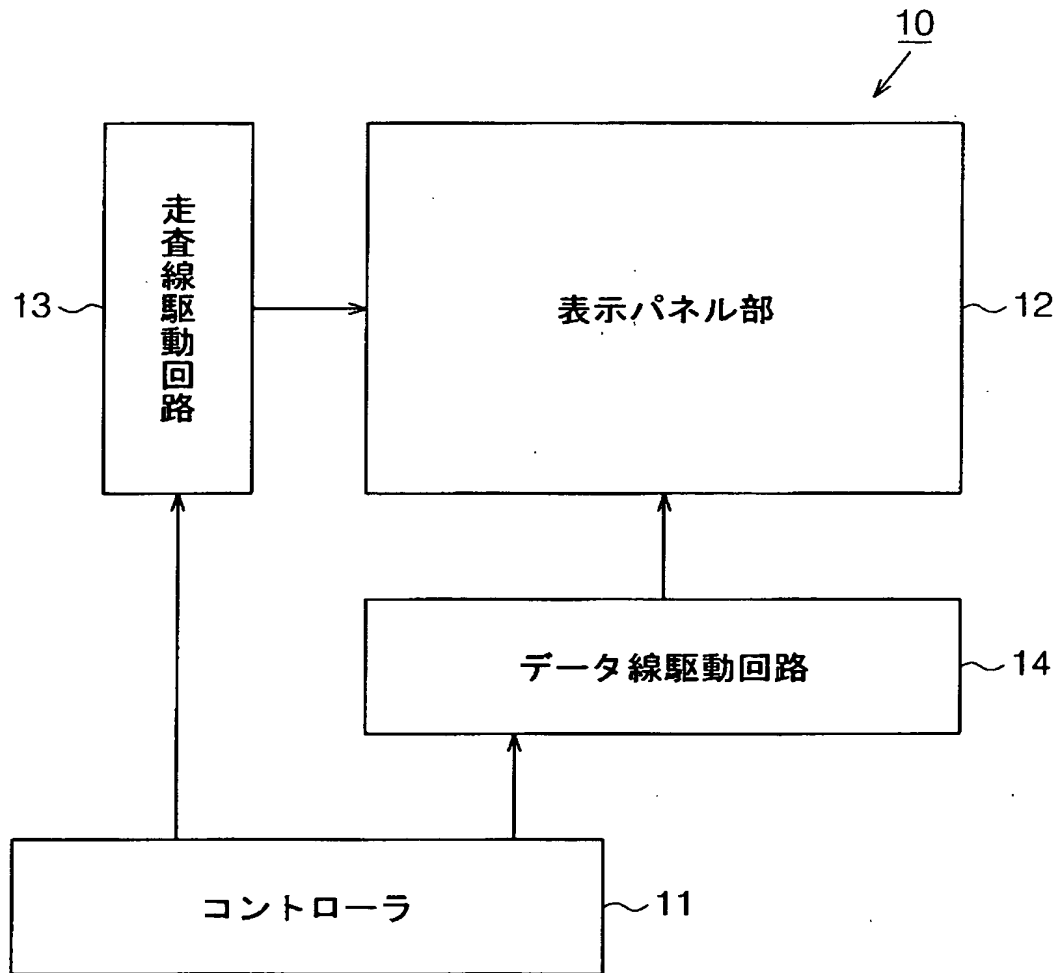
3 3 a ~ 3 3 f 電流生成用能動素子としての第 1 ~ 6 電流供給用トランジスタ

4 0 変換回路としての補償回路部

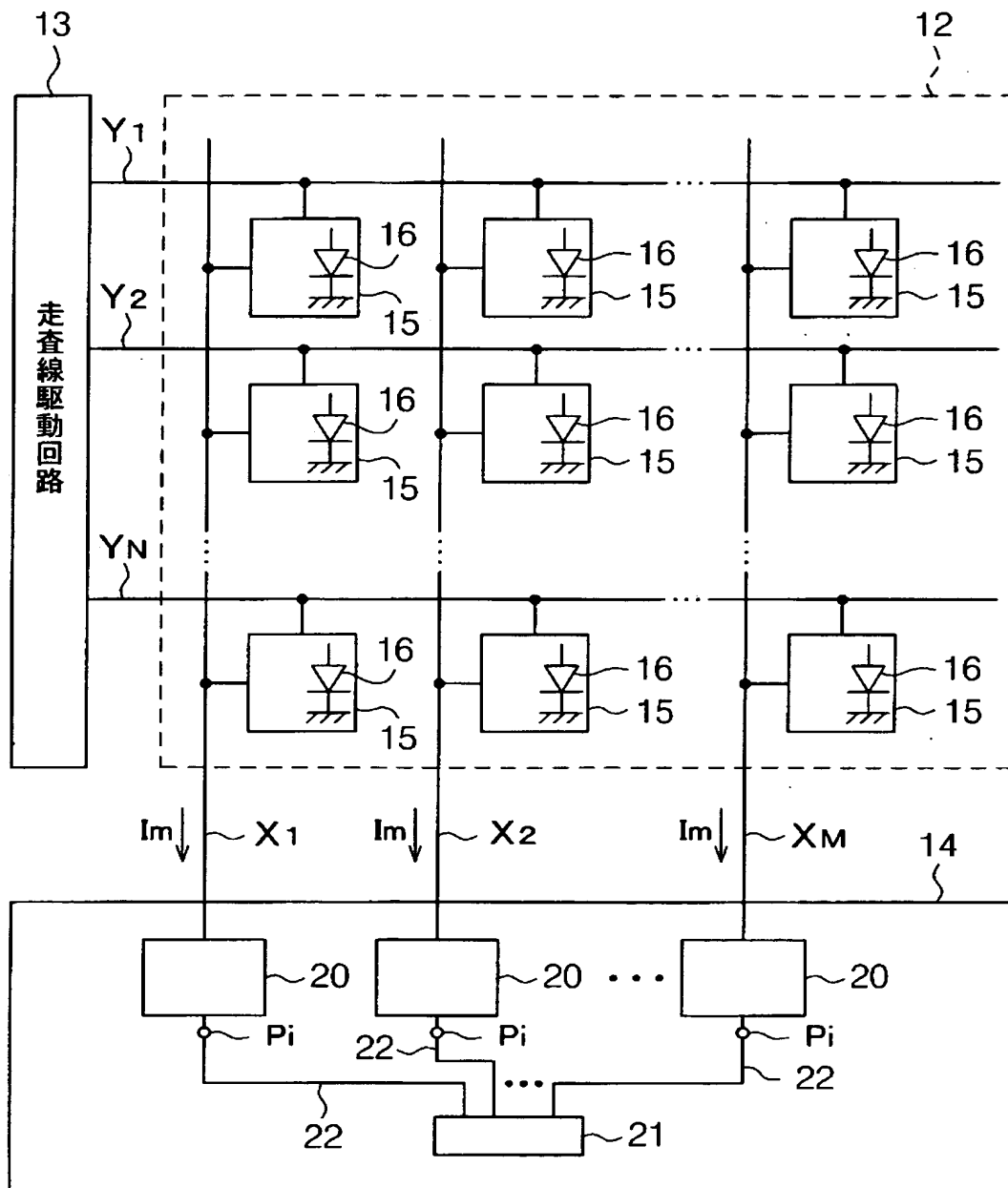
5 0, 6 0 電子機器

【書類名】 図面

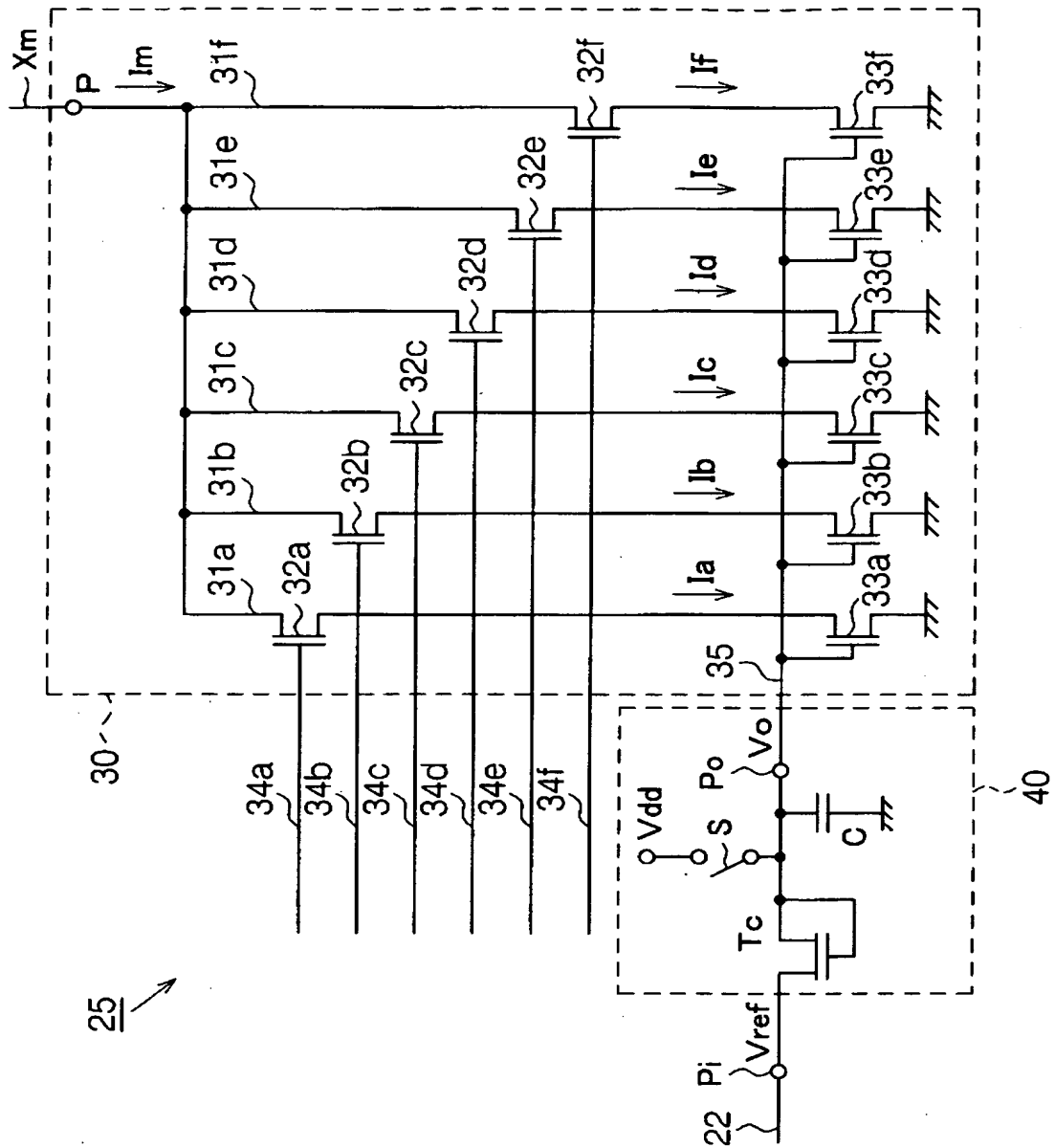
【図 1】



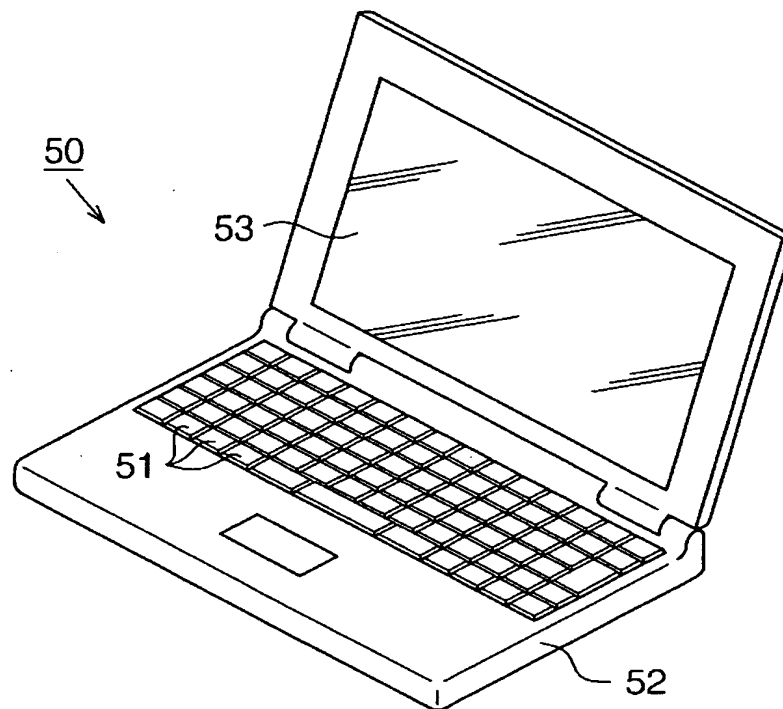
【図 2】



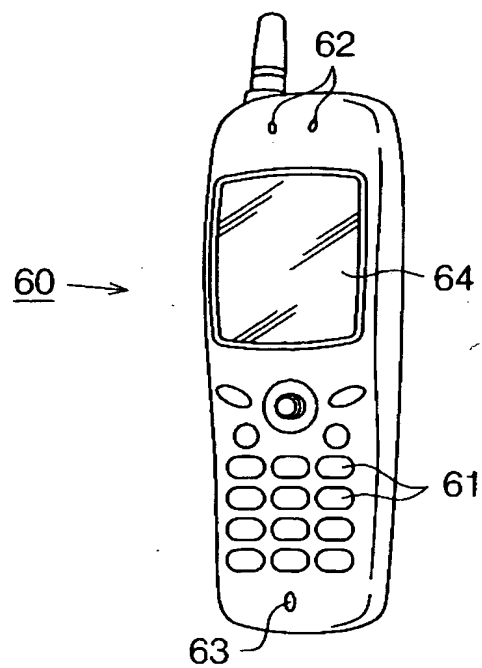
【図 3】



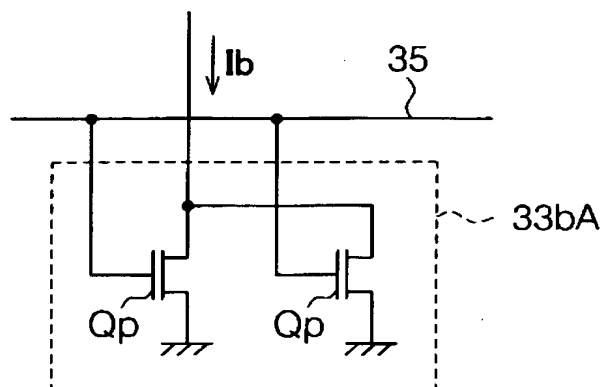
【図 4】



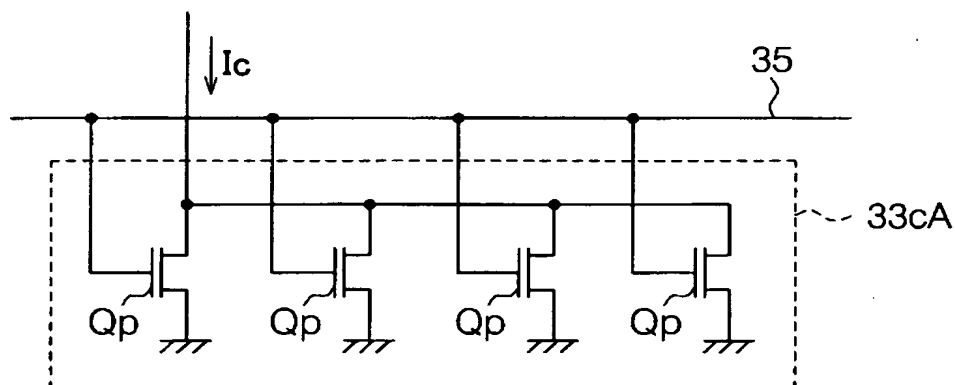
【図 5】



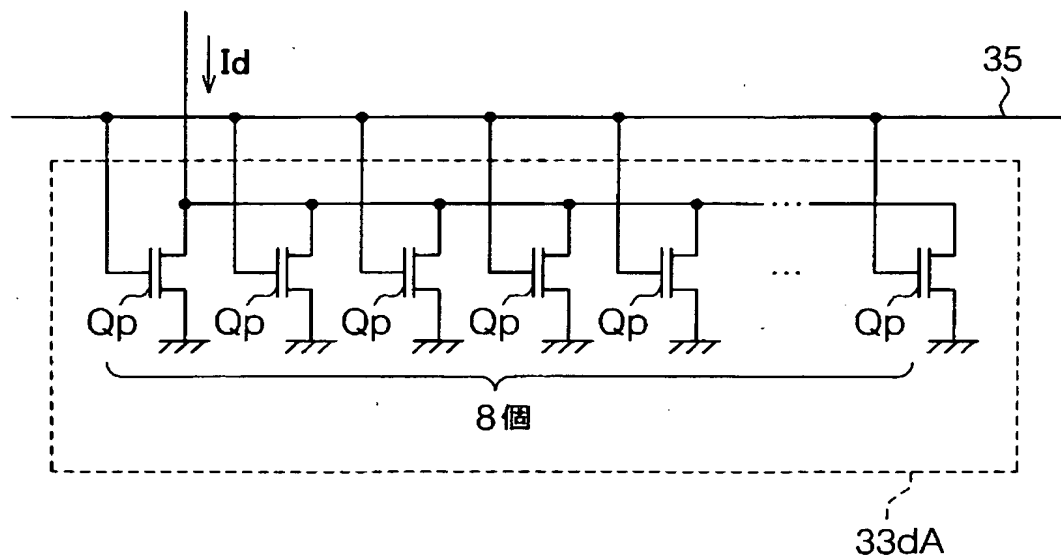
【図 6】



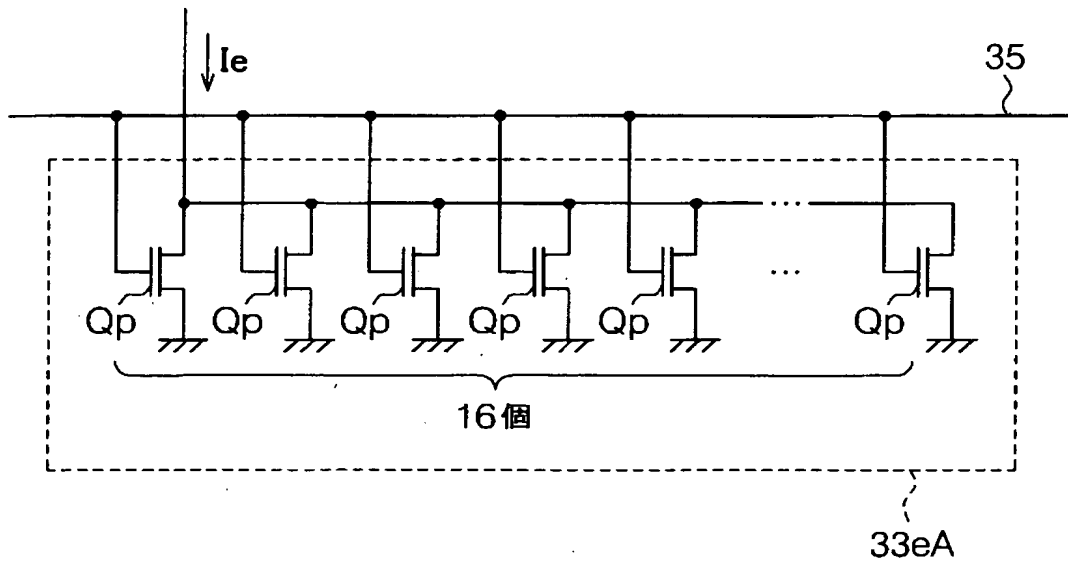
【図 7】



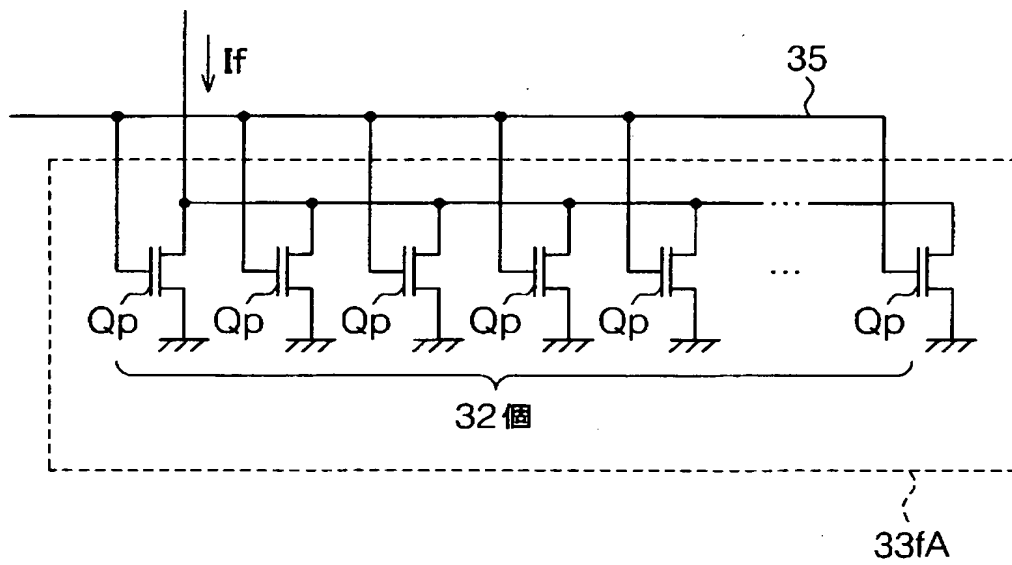
【図 8】



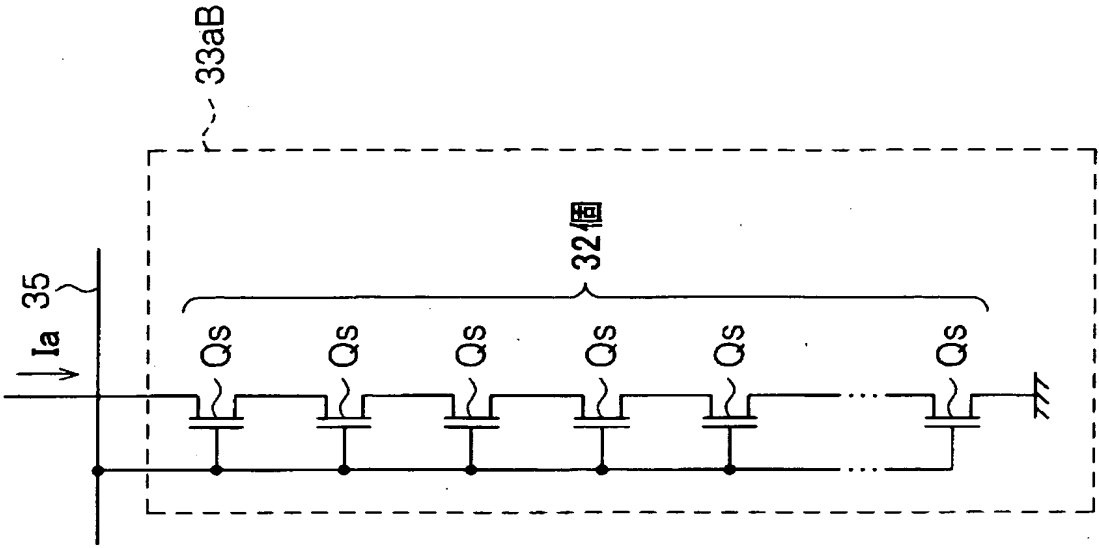
【図 9】



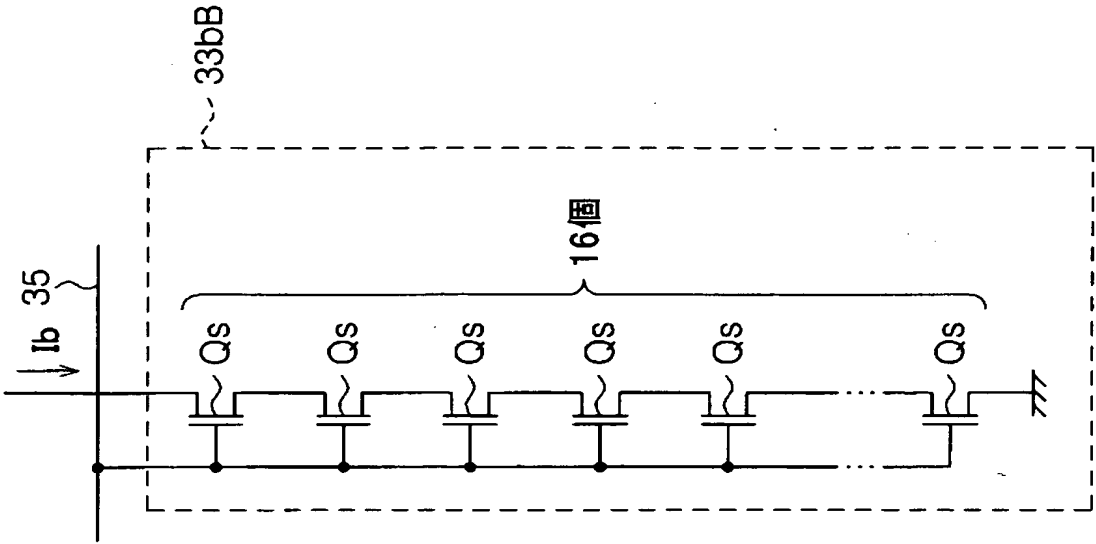
【図 10】



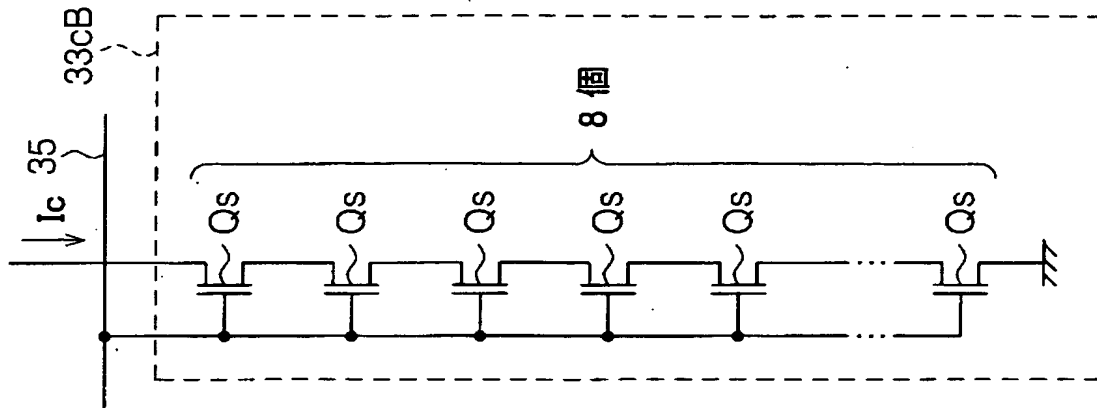
【図 1 1】



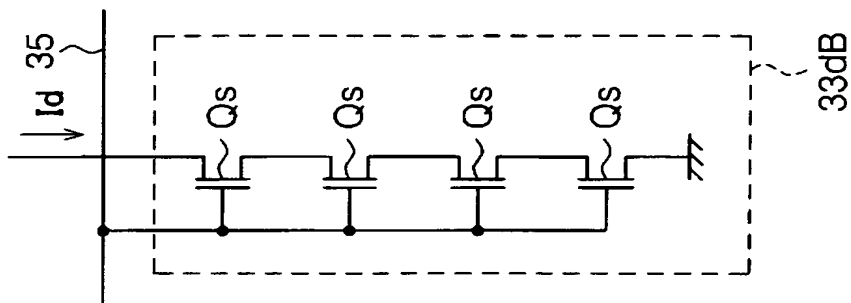
【図 1 2】



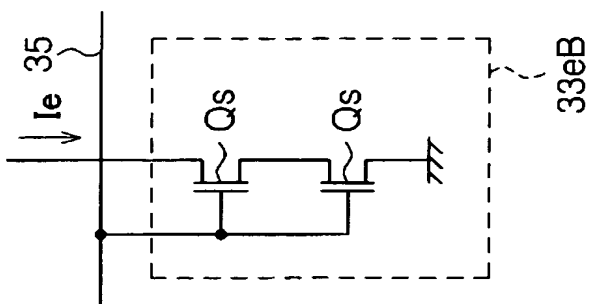
【図 13】



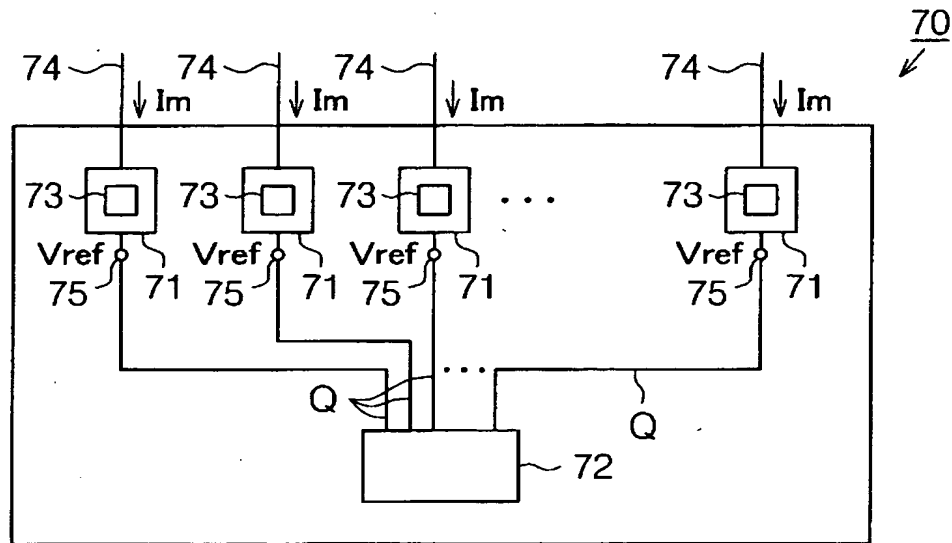
【図 14】



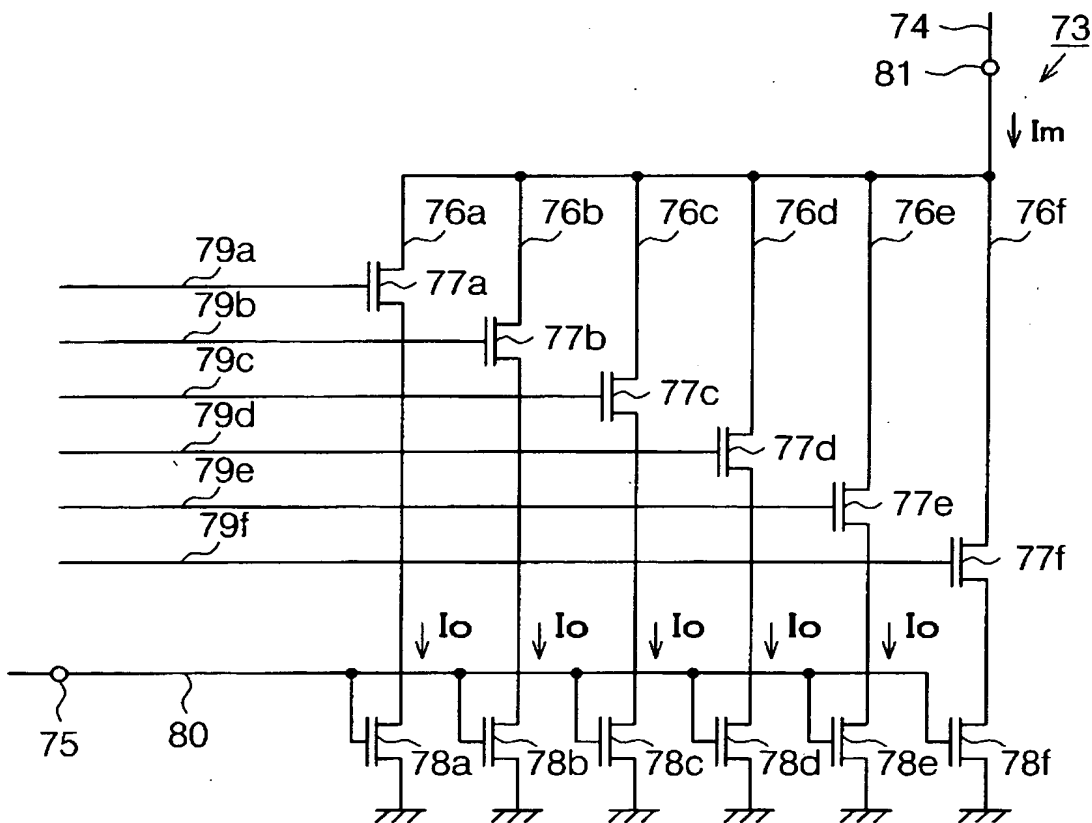
【図 15】



【図 16】



【図 17】



【書類名】 要約書

【要約】

【課題】 各電流生成用トランジスタの閾値電圧のばらつきを抑えることで所定のアナログ電流を精度良く供給することができる電子回路、電気光学装置及び電子機器を提供する。

【解決手段】 第1～6電流供給用トランジスタ33a～33fの各閾値電圧を補償する補償回路部40の昇圧用トランジスタTcを配置形成した。そして、補償回路部40の昇圧用トランジスタTcのソースをデジタル・アナログ変換部30の入力ポートPiに接続した。又、昇圧用トランジスタTcのドレインを第1～6電流供給用トランジスタ33a～33fの各ゲートに接続した。そして、前記入力ポートPiに電源供給部から供給された基準電圧Vrefを補償回路部40にて第1～6電流供給用トランジスタ33a～33fの閾値電圧分昇圧して第1～6電流供給用トランジスタ33a～33fの各ゲートに供給するようにした。

【選択図】 図3

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 4 2 4 7 3
受付番号	5 0 2 0 1 2 4 5 8 2 9
書類名	特許願
担当官	第一担当上席 0 0 9 0
作成日	平成 1 4 年 9 月 2 日

< 認定情報・付加情報 >

【提出日】 平成14年 8月22日

次頁無

特願 2 0 0 2 - 2 4 2 4 7 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日
[変更理由]

1 9 9 0 年 8 月 2 0 日
新規登録

住 所
氏 名

東京都新宿区西新宿 2 丁目 4 番 1 号
セイコーエプソン株式会社